

FPGA embedded ChipVORX-IP erzielt ultraschnelle Flash-Programmierung

03.11.2010, 11:36 | Industrie, Bau & Immobilien

Pressemitteilung von: *GOEPEL electronic*

Austin (TX), Anlässlich der International Test Conference (ITC) gibt GÖPEL electronic, weltweit führender Hersteller von JTAG / Boundary Scan Lösungen gemäß IEEE1149.x die Entwicklung einer Serie von speziellen ChipVORX® Modellbibliotheken zur FPGA beschleunigten In-System Programmierung (ISP) von Flash Bausteinen bekannt.

Die ChipVORX® Modelle sind modular als intelligente IP strukturiert und wurden in enger Kooperation mit der Firma Testonica im Rahmen der GATE-Allianz entwickelt. Sie ermöglichen die Ultra-schnelle Programmierung jeglicher Art von Flash Bausteinen In-System bei voller Automatisierung des Workflows.

„Das von Testonica entwickelte, FPGA-basierende Beschleunigungsverfahren ermöglicht nicht nur die ultra schnelle Flash Programmierung, sondern ist auch voll automatisierbar, was perfekt zu unserer revolutionär neuen ChipVORX Technologie zur Steuerung von chip-embedded Instrumentierungen passt“ freut sich Thomas Wenzel, Geschäftsführer der Boundary Scan Division bei GÖPEL electronic. Durch die komplette Integration in unsere SYSTEM CASCON Plattform können die Anwender mit der existenten Tool-Suite jetzt auch schnell und effektiv massive Flash Images programmieren. Darüber hinaus lassen sich die enormen Vorteile der In-System Programmierung insbesondere in der Produktion noch stärker als bisher umsetzen und ersetzen kostenintensive Stand-alone Lösungen.

Dr. Artur Jutman, Geschäftsführer von Testonica Lab ergänzt: „Die Herausforderung bestand darin, unseren Kunden eine Technologie mit hoher Wertschöpfung anzubieten, die keine zusätzlichen Hürden in punkto Personalausbildung und Zeitaufwand bei der Projektkonfiguration generiert. Jetzt kann die In-System Programmierung einfach durch das Freischalten einer Lizenz wesentlich erhöht werden. Die Technologie bietet sich vor allem bei Applikationen mit großen Flash-Bausteinen an, besonders bei Flash ICs mit serieller Schnittstelle.“

Durch die vollständige Integration der ChipVORX®-IP erfolgt die Erkennung der strukturellen Verbindungen des Flash Targets zum FPGA genauso automatisiert wie die nachfolgende Script-File Generierung. Die Programmierung selbst beruht auf einem standardisierten IEEE1149.1 TAP (Test Access Port) und ist auf jeder Run-Time Station ohne weitere Optionen ausführbar. Dabei werden auch Gang-Applikationen unterstützt.

Durch die Unabhängigkeit des ChipVORX®-IP von dem zu programmierenden Target unterliegt der Flash Typ keinerlei Einschränkungen. Ausser seriellen Flash werden auch parallele NOR oder NAND Flash einschließlich Bad Block Handling unterstützt. Da die gleichen Systembibliotheken wie bei der normalen Boundary Scan Programmierung genutzt werden können Anwender jederzeit auch selbst neue Flash Modelle einpflegen.

In der praktischen Anwendung erzielen die ChipVORX®-IP insbesondere bei größeren FPGA Typen teilweise drastische Beschleunigungen im Vergleich zu Standard Boundary Scan Programmierungen. Während bei parallelen Flash die typischen Werte zwischen 30 – 50 liegen, erreicht der Faktor bei seriellen Flash bereits Größenordnungen von 100 und darüber hinaus. Limitiert wird die Beschleunigung im Wesentlichen nur durch die Flash-interne Programmiergeschwindigkeit.

Die ChipVORX® Modelle zur Flash Programmierung sind derzeit für sämtliche FPGA-Familien von Altera® und Xilinx® verfügbar, weitere sind bereits in Entwicklung. Der Einsatz der IP verlangt vom Anwender weder fachspezifisches Hintergrundwissen noch spezielle FPGA Tools oder Programmierer. Durch die OEM-Kooperation mit allen führenden Anbietern von In-Circuit-Testern (ICT), Manufacturing Defect Analyzers (MDA), Flying Probern (FPT) und Funktionstestern (FCT) steht die neue Lösung auch sofort für die Produktion zur Verfügung.

Die neuen ChipVORX® IP-Modelle werden ab SYSTEM CASCON™ Version 4.5.4 standardmäßig unterstützt und

genauso wie die Systemsoftware per Lizenzmanager freigeschaltet. SYSTEM CASCON™ ist eine von GÖPEL electronic entwickelte professionelle JTAG Boundary Scan Entwicklungsumgebung mit derzeit 45 vollständig integrierten ISP, Test und Debug Werkzeugen. Hardwareseitig wird ChipVORX® von den Controllern der ScanBooster® Serie, sowie der Hardwareplattform SCANFLEX® vollständig unterstützt.

Portrait

Über GÖPEL electronic:

GÖPEL electronic ist weltweit führender Anbieter von professionellen JTAG Boundary Scan Lösungen und Technologietreiber bei IP-basierender Instrumentierung. Mit über 100 Produkteinführungen avancierte das Unternehmen in den letzten Jahren kontinuierlich zum mit Abstand größten Innovator im Markt. Ein Netzwerk aus eigenen Zweigstellen, Distributoren und Servicepartnern sichert die globale Verfügbarkeit der Produkte sowie den Support für die mehr als 7.000 Systeminstallationen. Gegründet 1991 mit Hauptsitz in Jena beschäftigt GÖPEL electronic weltweit derzeit 160 Mitarbeiter und erzielte im Jahr 2009 einen Umsatz von 17,8 Millionen Euro. Die Firma ist seit 1996 ununterbrochen ISO9001 zertifiziert und wurde im Rahmen des TOP-JOB Programms als eines der 100 besten mittelständischen Unternehmen Deutschlands ausgezeichnet. Die Produkte von GÖPEL electronic gewannen in den letzten Jahren mehrere begehrte Auszeichnungen und werden bereits bei 6 von 10 der jeweils führenden Firmen auf den Gebieten Telekommunikation, Automotive, Luft- und Raumfahrt, Industriesteuerungen, Medizintechnik und anderen mit wachsendem Erfolg eingesetzt.

News-ID: 482014 • Views: 159 (Stand: 16.05.2026)

Link zur Pressemitteilung:

<https://www.openpr.de/news/482014/FPGA-embedded-ChipVORX-IP-erzielt-ultraschnelle-Flash-Programmierung.html>